

Disciplina de Introdução à Organização de Computadores

Quarta lista de exercícios: circuitos combinacionais

Prof. Dr. Luciano José Senger

1. Simplifique as expressões lógicas abaixo utilizando a técnica de mapas de Karnaugh:

(a) $F(a, b, c, d) = \sum m(0, 1, 2, 3, 8, 9, 10, 11)$

(b) $G(a, b, c, d) = \sum m(0, 1, 3, 9, 11)$

(c) $H(a, b, c, d) = \sum m(0, 5, 13, 15)$

(d) $I(a, b, c) = \sum m(0, 1, 6, 7)$

2. Calcule os valores para as variáveis $S1$, $S2$, $S3$ e S , em relação ao tempo e considerando que as portas lógicas não tem atraso, para o circuito da Figura 1.

3. Projete um circuito combinacional que realize a divisão inteira (divisão inteira é aquela que não considera o resto) de duas palavras binárias A e B, sendo que cada palavra têm dois bits de tamanho. A saída do circuito é uma palavra binária de 2 bits. Projete uma saída adicional, chamada de DZ , que terá valor igual a 1 quando ocorrer divisão por zero. Por exemplo, se as entradas são $A_1 = 1$, $A_0 = 0$, $B_1 = 1$ e $B_0 = 0$, então as saídas serão: $C_1 = 0$, $C_0 = 1$ e $DZ = 0$, pois não houve divisão por zero. O projeto do circuito deverá ter os seguintes elementos:

(a) Tabela verdade de 16 linhas com as quatro entradas (A_1 , A_0 , B_1 e B_0) e as cinco saídas relacionadas (C_1 , C_0 e DZ);

(b) Simplificação das expressões de saída (C_1 , C_0 e DZ) através da técnica de mapas de Karnaugh;

(c) Circuito com portas lógicas.

4. Mostre como a função $I(a, b, c) = \sum m(0, 1, 6, 7)$ pode ser implementada utilizando um multiplexador.

5. (**Trabalho**) Visando manter a simplicidade do projeto, alguns processadores empregam como metodologia de projeto a técnica *bit slice*. Nessa técnica, um bloco básico é construído unindo um decodificador de instruções e circuitos aritméticos que servem para processar um bit de informação, conforme pode ser visto na Figura 2. A idéia é unir várias unidades para poder processar uma palavra completa. Por exemplo, 8 unidades são suficientes para processar palavras de 8 bits, ligando corretamente as entradas e saídas de cada unidade para formar uma cadeia.

(a) Estude o circuito *bit slice* e objetivo de cada uma das entradas;

(b) Faça a tabela verdade, relacionando as entradas ($Vem1$, A, B, F_0 , F_1), com as saídas ($Vai-1$, Saída);

(c) Implemente o circuito da Figura 2 no simulador HADES e verifique o seu comportamento;

(d) Se o circuito fosse utilizado para criar um processador de 4 bits, isto é, que processa palavras de 4 bits de cada vez, quantas unidades *bit slice* seriam utilizadas e como elas seriam ligadas? Considere a *bit slice* como um bloco.

Anotações

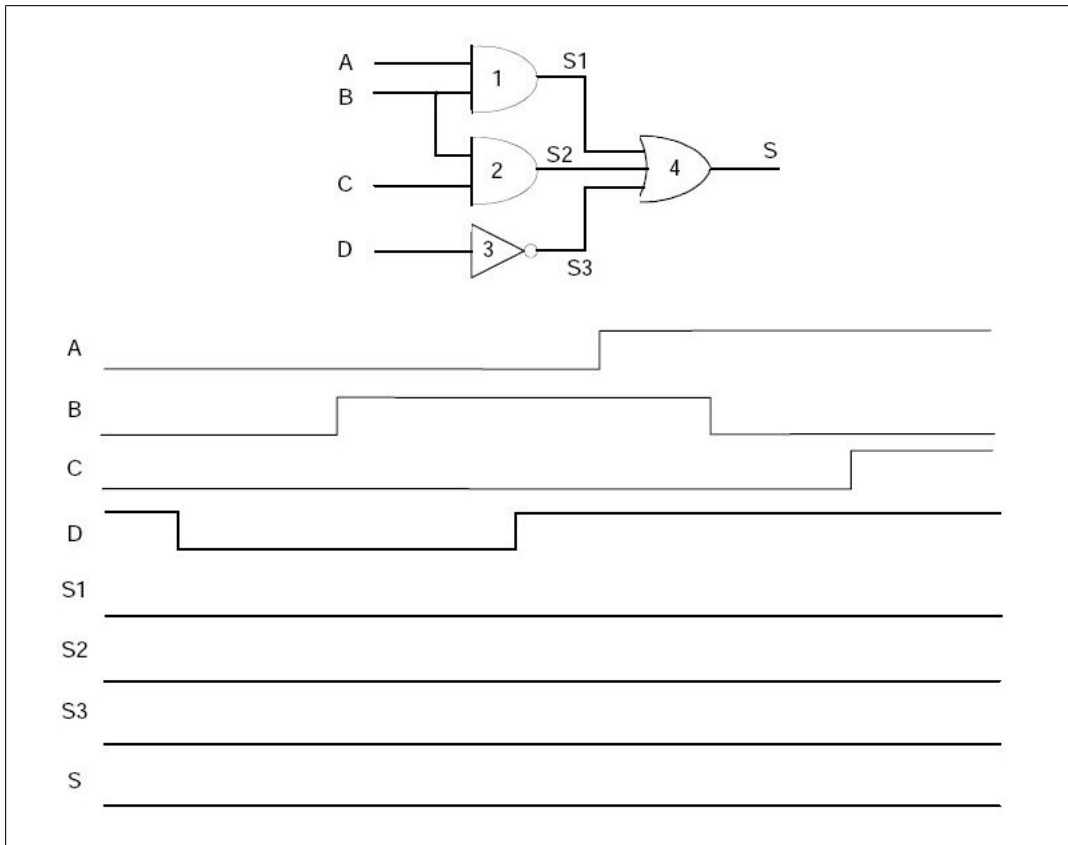


Figura 1: Comportamento dinâmico do circuito

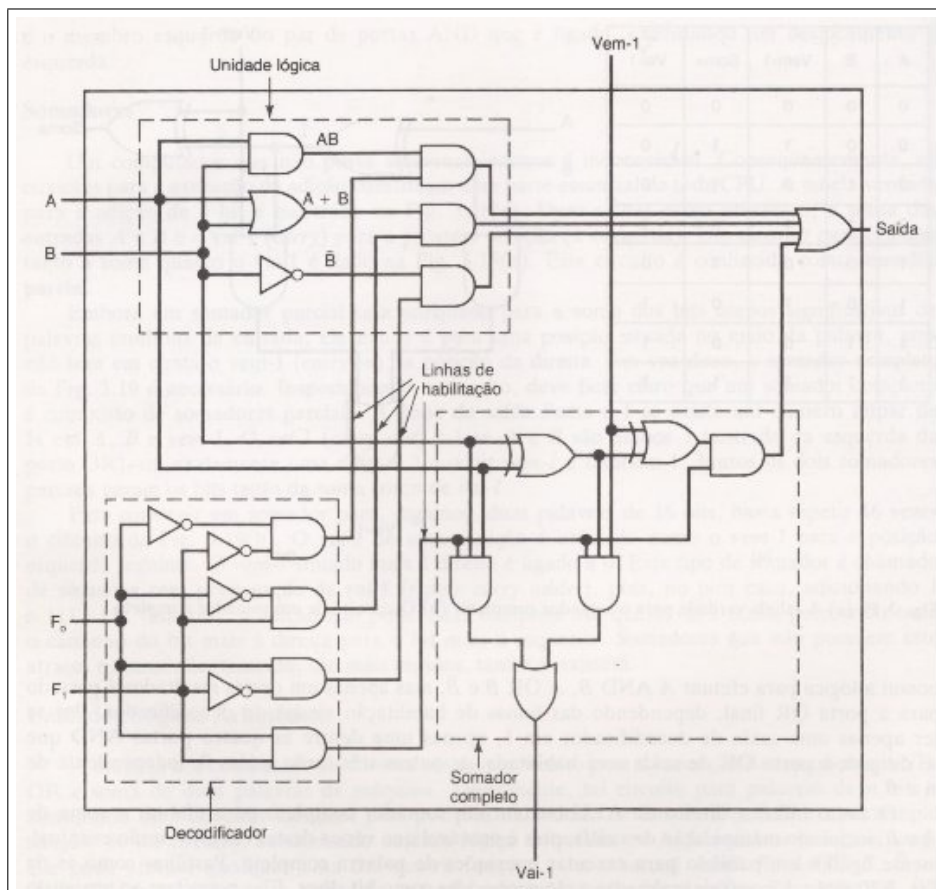


Figura 2: bit slice (Fonte: Tanenbaum, Organização Estruturada de Computadores)